



Universidad Nacional de San Luis
Facultad de Ciencias Físico Matemáticas
Ingeniería Electrónica con Orientación en Sistemas Digitales

Diseño de placa Carrier para una plataforma de altas capacidades para computación en el Edge e IA

Autor Carlos Ezequiel Duperre

Director Ing. Andrés Miguel Airabella

Co-Director Ing. Sergio Fernando Hernandez Velazquez



Contenidos

- Introducción
- Hardware: Kria K26 SOM
- Objetivos
- Software: KiCad
- Esquemático
- Placa
- Ruteo
- Visualización 3D
- Archivo Gerber
- Trabajos futuros
- Conclusiones



Introducción

Ambitious: Edge AI Platform

**Diseño del esquemático
y PCB de placa Carrier.**

**Software y firmware
de plataforma.**

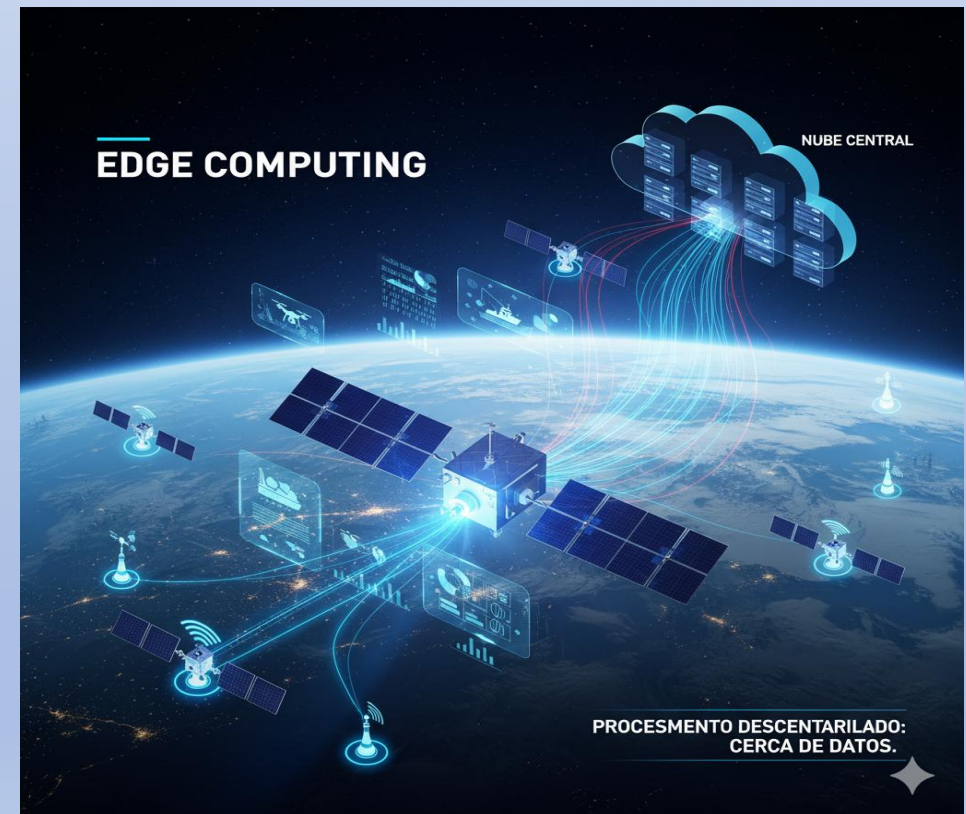
**Sistema operativo y
aplicaciones edge.**



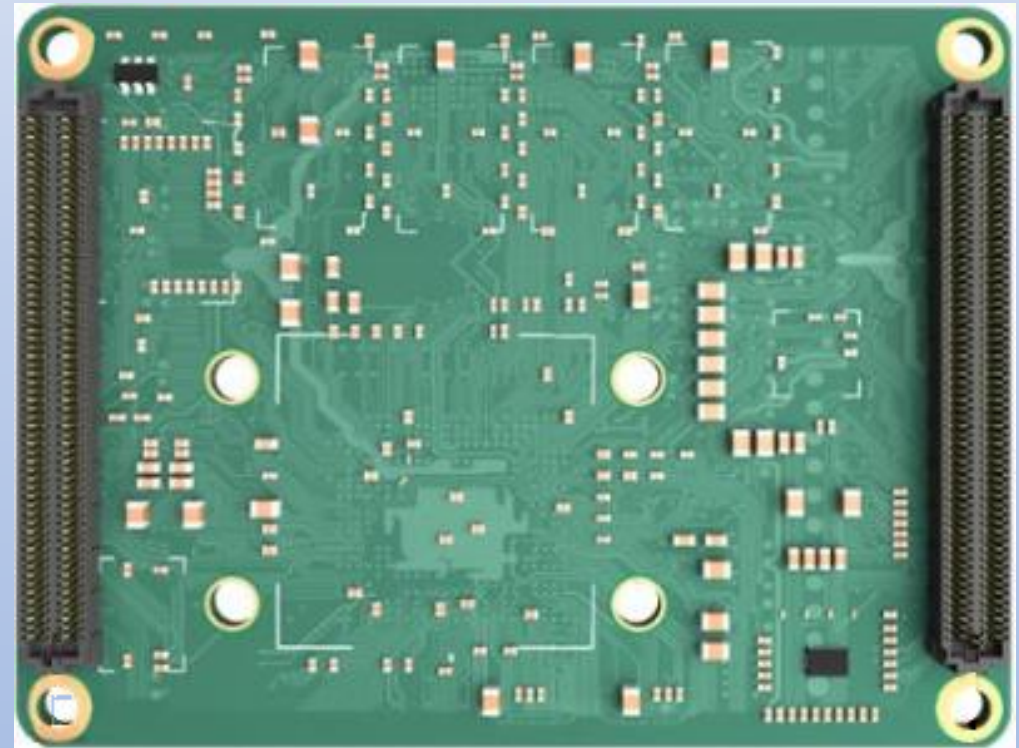
Introducción

Computación en el Borde (Edge Computing)

- Baja Latencia
- Respuesta en Tiempo Real
- Filtrado de datos
- Continuidad Operativa
- Seguridad

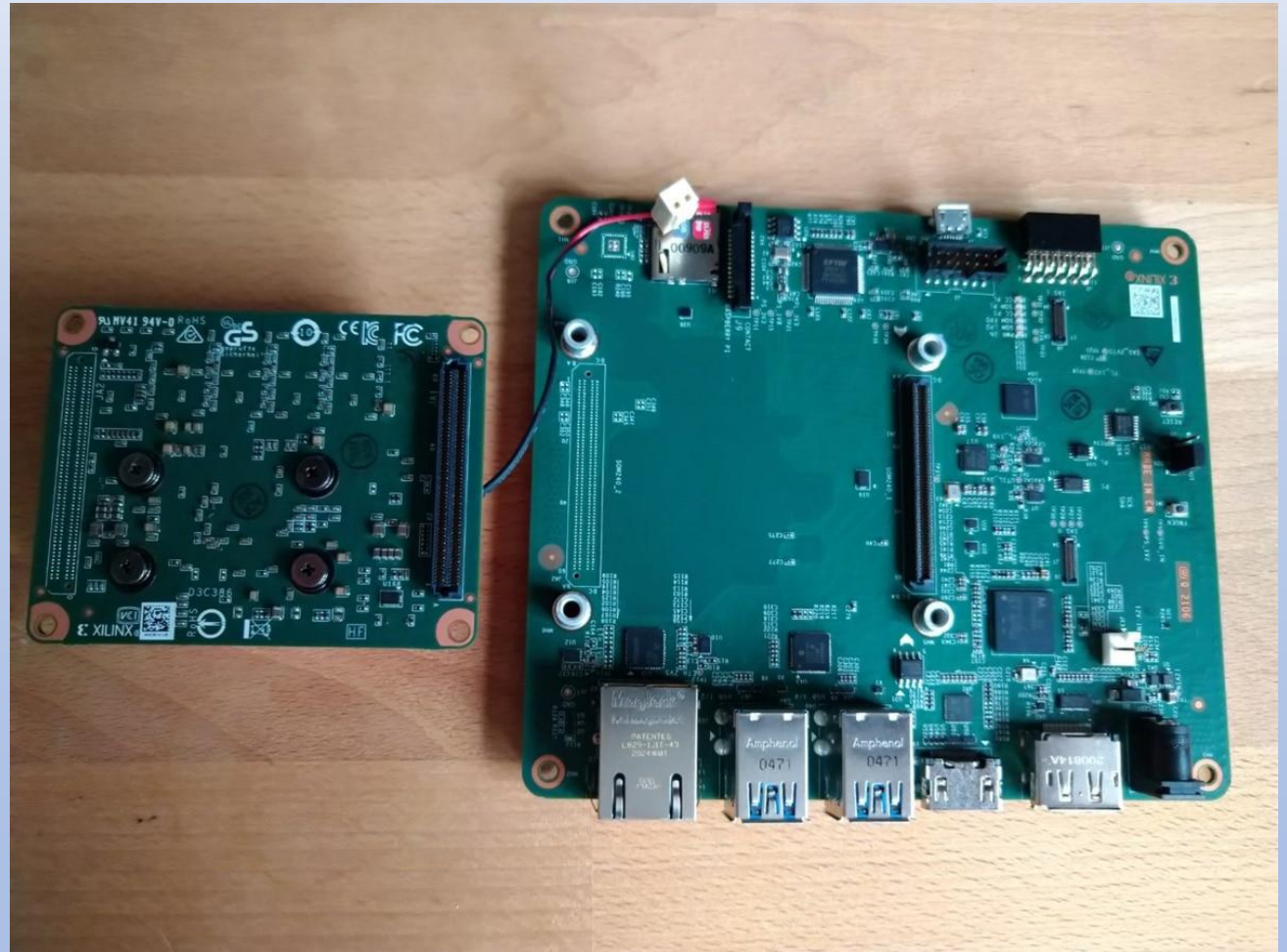


Hardware: Kria K26 SOM



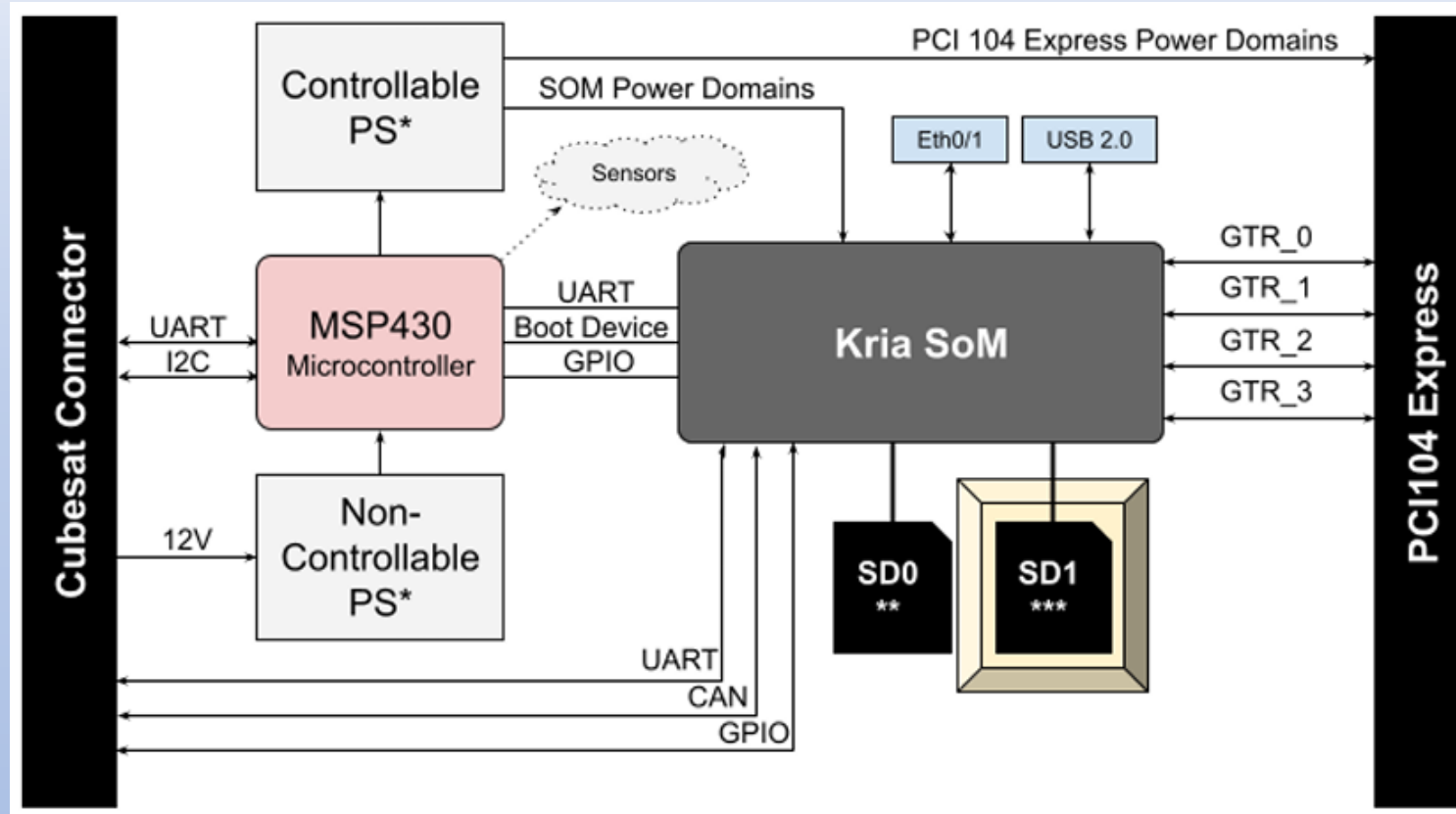
Hardware: Kria K26 SOM

Kria KV260 Vision AI
AMD/Xilinx



Universidad Nacional de San Luis

Objetivos



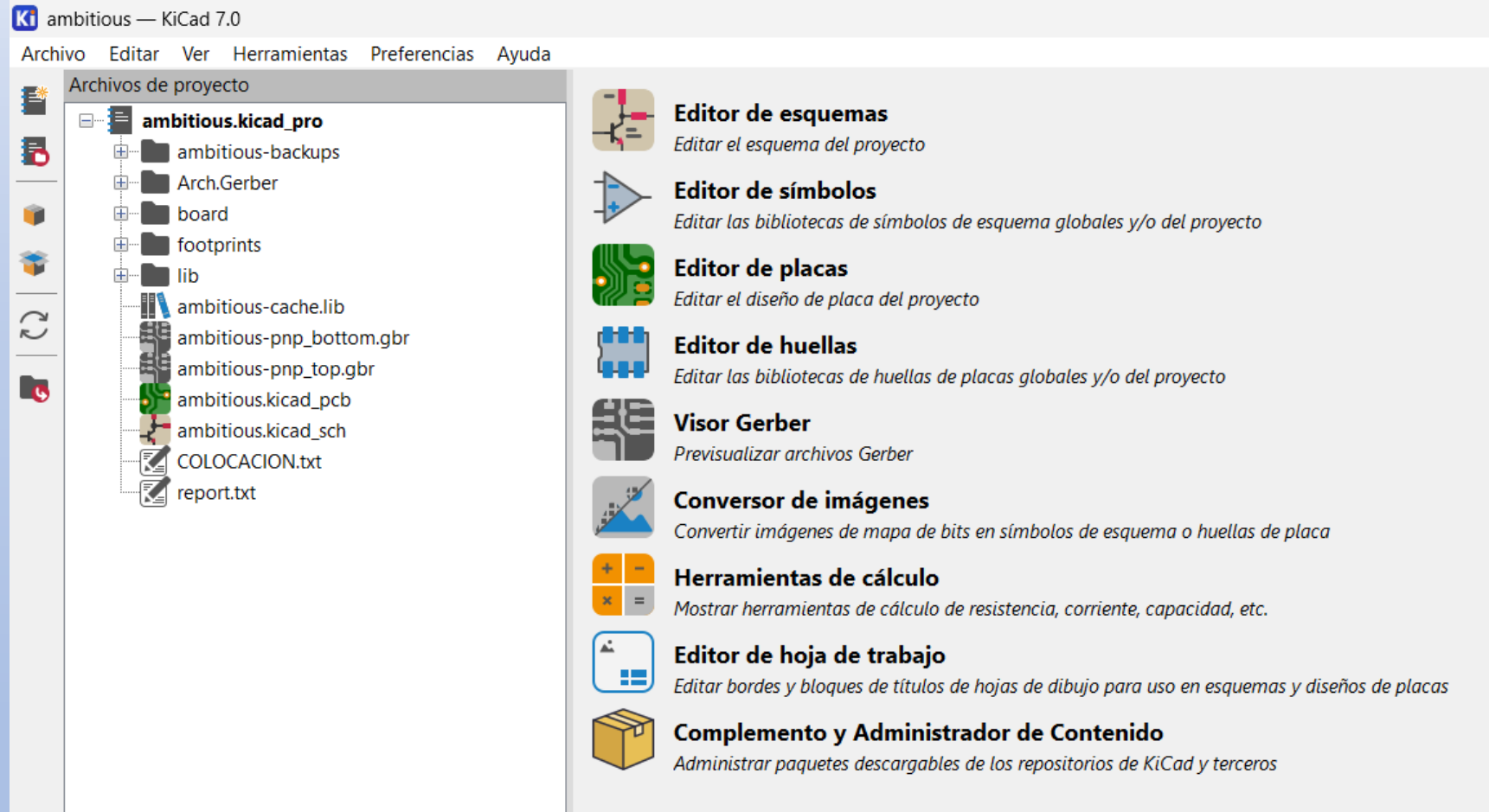
Este diseño no es hacer la placa de un Arduino!!!



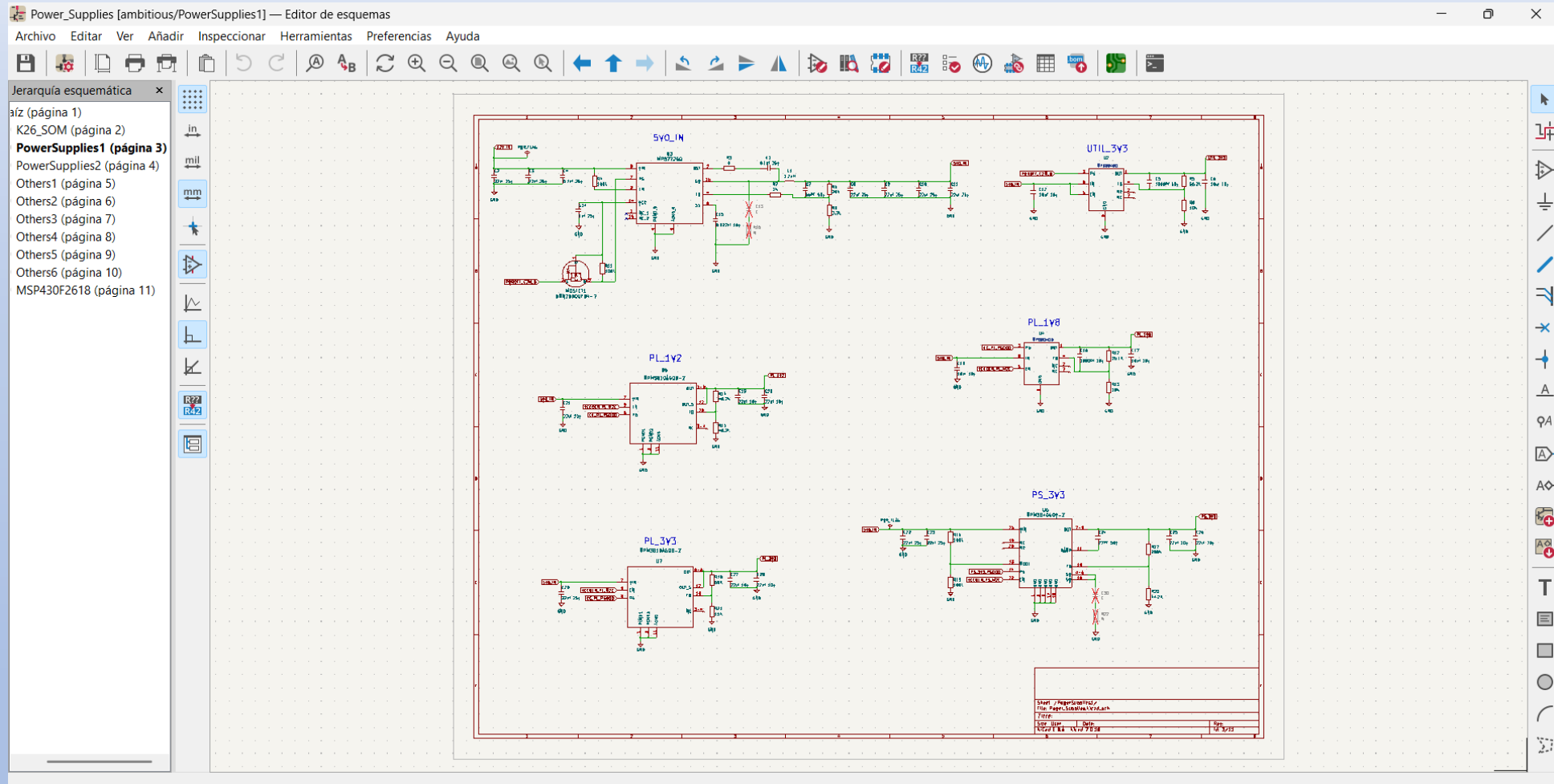
Software: KiCad



- Software de diseño electrónico de código abierto y gratuito
- Multiplataforma
- Bibliotecas de componentes
- Soporte



Esquemático



Esquemático

TYPICAL APPLICATION CIRCUIT

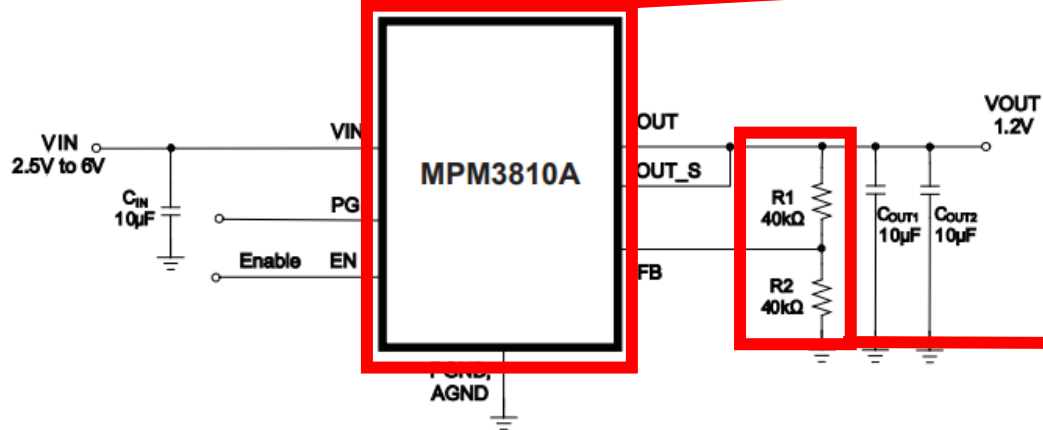
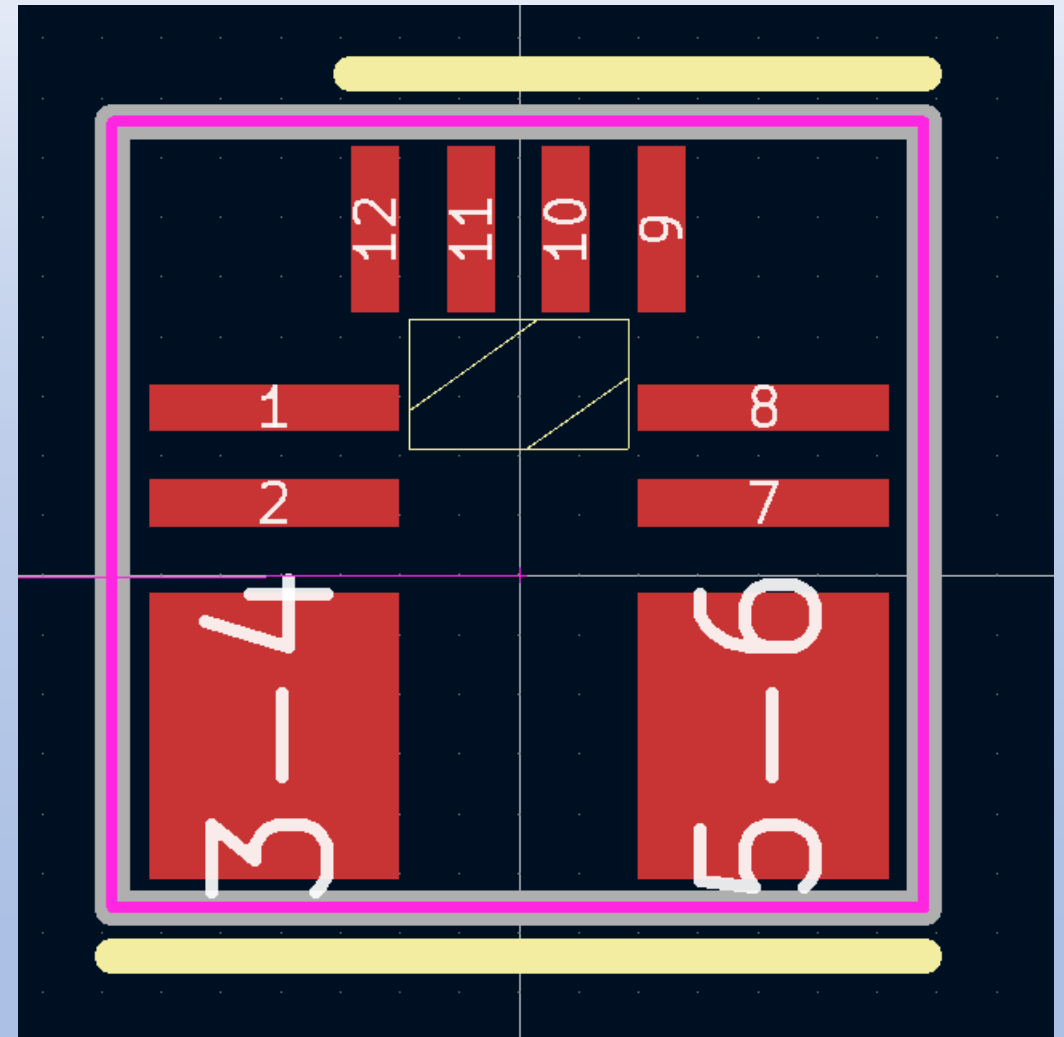
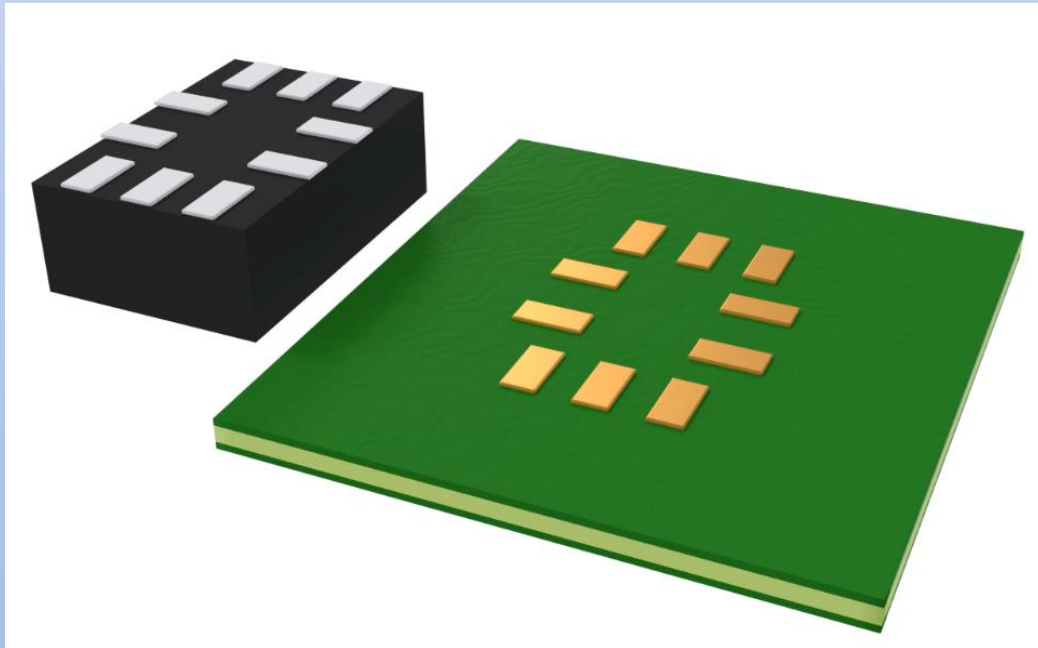


Figure 5: Typical Application Circuit

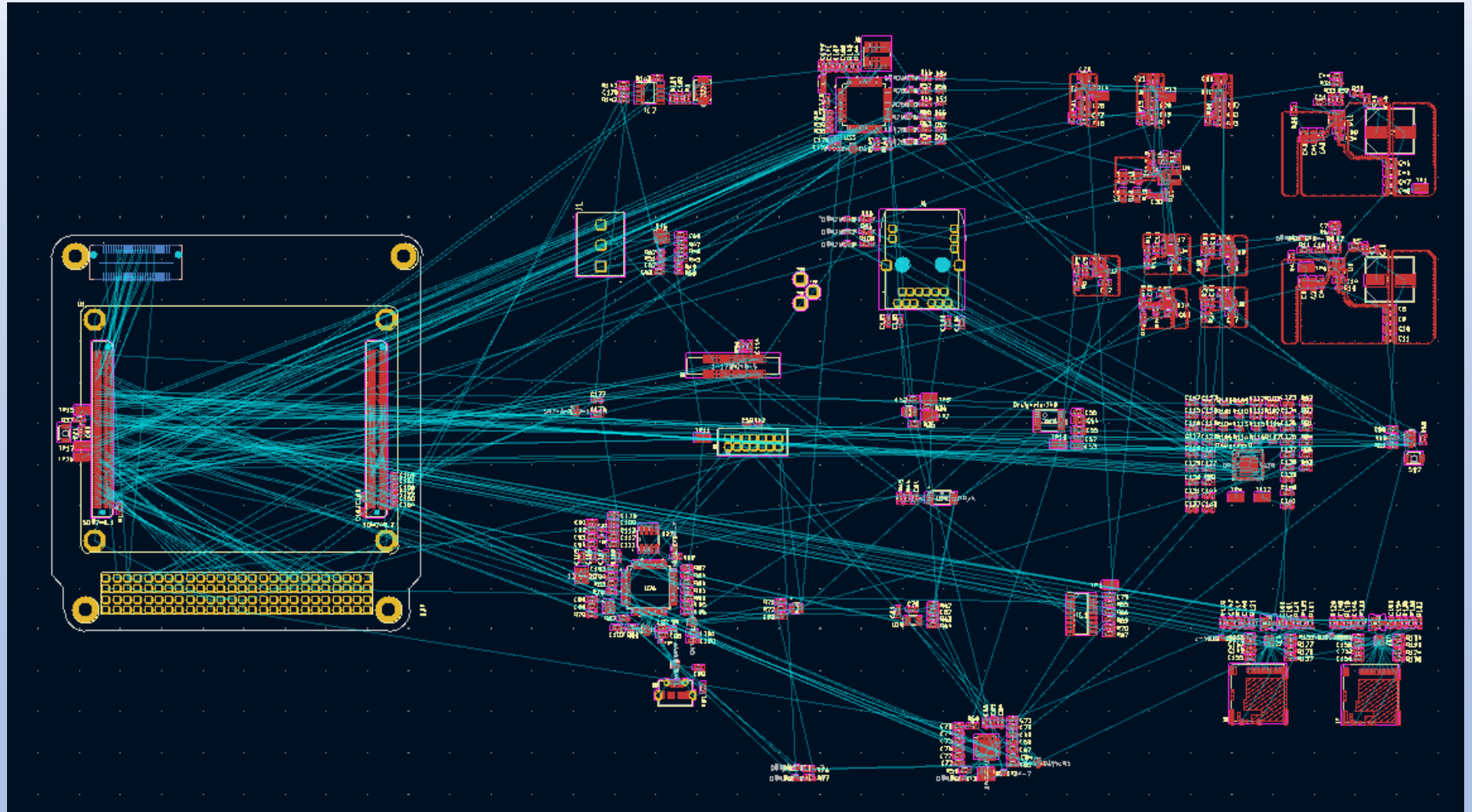


Placa

Huellas



Placa



Placa

Comprobar reglas de diseño

☒ Rellenar todas las zonas antes de ejecutar DRC ☒ Comprobar la paridad entre la placa y el esquema
☒ Mostrar todos los errores para cada pista

Infracciones (0) Elementos no conectados (499+) Paridad del esquema (0) Tests ignorados (3)

- ▼ **Error: Conexión faltante entre elementos**
 - Pad 1 [Net-(C1-Pad1)] de C1 en F.Cu
 - Pad 2 [Net-(C1-Pad1)] de R3 en F.Cu
- ▼ **Error: Conexión faltante entre elementos**
 - Pad 1 [Net-(U3-SW)] de C13 en F.Cu
 - Pad 16 [Net-(U3-SW)] de U3 en F.Cu
- ▼ **Error: Conexión faltante entre elementos**
 - Pad 16 [Net-(U3-SW)] de U3 en F.Cu
 - Pad 1 [Net-(U3-SW)] de L1 en F.Cu
- ▼ **Error: Conexión faltante entre elementos**
 - Pad 2 [Net-(U3-SW)] de C1 en F.Cu

Mostrar: ☐ Todo ☒ Errores **499+** ☐ Avisos **406+** ☐ Exclusiones

Comprobar reglas de diseño

☐ Rellenar todas las zonas antes de ejecutar DRC ☒ Comprobar la paridad entre la placa y el esquema
☒ Mostrar todos los errores para cada pista

Infracciones (5) Elementos no conectados (0) Paridad del esquema (0) Tests ignorados (2)

- ▼ **Aviso: Serigrafía recortada por la máscara del soldadura**
 - Línea en F.Silkscreen
- ▼ **Aviso: Serigrafía recortada por la máscara del soldadura**
 - Línea en F.Silkscreen
- ▼ **Aviso: Serigrafía recortada por la máscara del soldadura**
 - Línea en F.Silkscreen
- ▼ **Aviso: Serigrafía recortada por la máscara del soldadura**
 - Línea en F.Silkscreen
- ▼ **Aviso: Solapamiento de serigrafía**
 - Línea en F.Silkscreen
 - Línea en F.Silkscreen

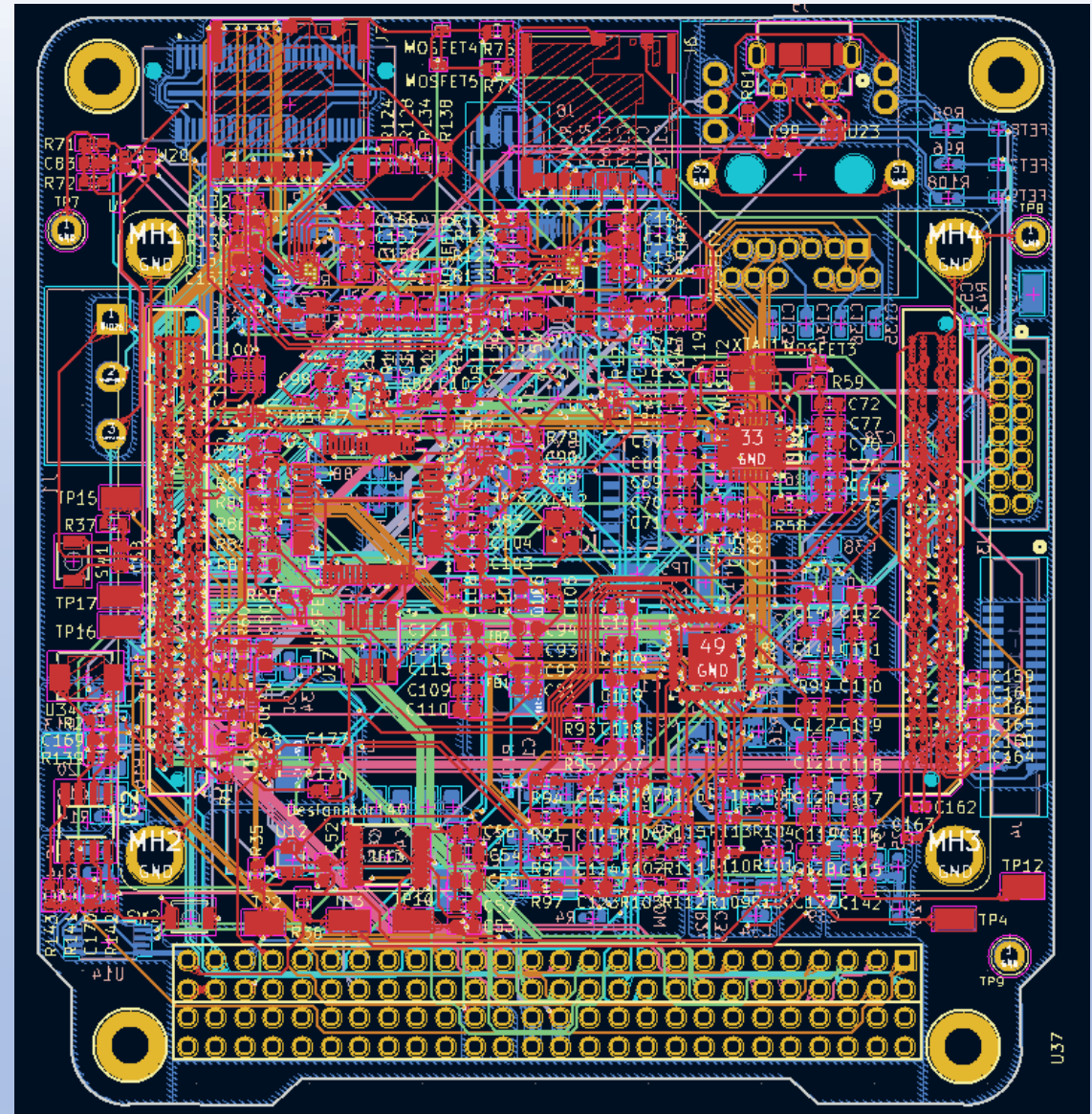
Mostrar: ☐ Todo ☒ Errores **0** ☒ Avisos **5** ☐ Exclusiones



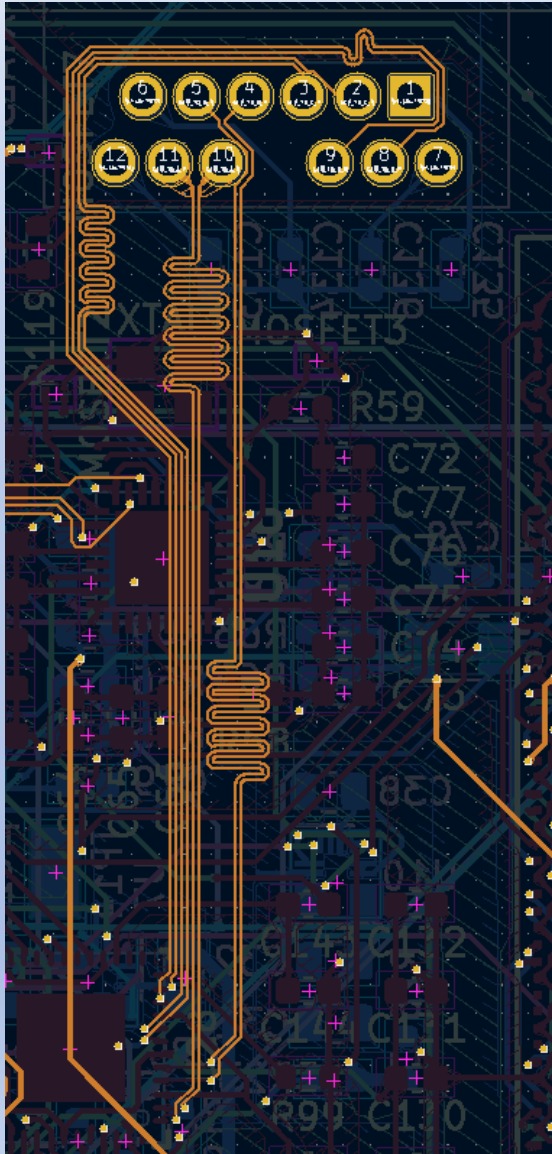
Placa

Pautas generales

- Agrupación por bloques
- Selección de componentes
- Longitud de pista
- Trazado de pista
- Interferencias electromagnéticas
- Disipación de temperatura
- Normas IPC (IPC-2221)



Ruteo



Protocolo Ethernet

Herramientas de cálculo

Diseño general del sistema

- Reguladores
- Potencia, corriente y aislamiento
 - Espaciado eléctrico
 - Diámetro Vía
 - Ancho de pista
 - Corriente de fusión
 - Tamaño del cable
- Alta velocidad
 - Longitud de onda
 - Atenuadores RF
 - Líneas de transmisión
- Memo
 - Series E
 - Código color
 - Clases de placas
 - Corrosión galvánica

Tipo de línea de transmisión

- ☐ Línea Microstrip
- ☐ Guía de ondas coplanar
- ☐ Guía de ondas coplanar con plano de masa
- ☐ Guía de ondas rectangular
- ☐ Línea coaxial
- ☒ Línea Microstrip acoplada
- ☐ Línea Stripline
- ☐ Par entrelazado

Parámetros del sustrato

ϵ_r : 3,91

$\tan \delta$: 0,02

ρ : 1,72e-08

H: 0,0764 mm

H_t: 1e+20 mm

T: 0,035 mm

Rugosidad: 0 mm

$\mu(\text{conductor})$: 1

Parámetros físicos

W: 0.123684 mm

S: 0,1 mm

L: 10 mm

Analizar ↓ Sintetizar ↑

Parámetros eléctricos

Z_{par}: 65,9521 Ω

Z_{imp}: 49,9778 Ω

Ang_I: 0,35939 rad

Resultados

ϵ_r efectivo (par): 3,07101

ϵ_r efectivo (inpar): 2,81544

Pérdidas de conductor (par): 0,0546579 dB

Pérdidas de conductor (inpar): 0,0720966 dB

Pérdidas dieléctricas (par): 0,0289049 dB

Pérdidas dieléctricas (inpar): 0,0264643 dB

Profundidad superficial: 2,0873 μm

Impedancia Diferencial (Z_d): 100 Ω

Parámetros del componente

Frecuencia: 1 GHz

Diagramas:

- Diagrama de una línea microstrip acoplada con parámetros W, S, W, T, H.
- Diagrama de un par entrelazado (Odd).
- Diagrama de un par entrelazado (Even).



Ruteo

Pads: 2081

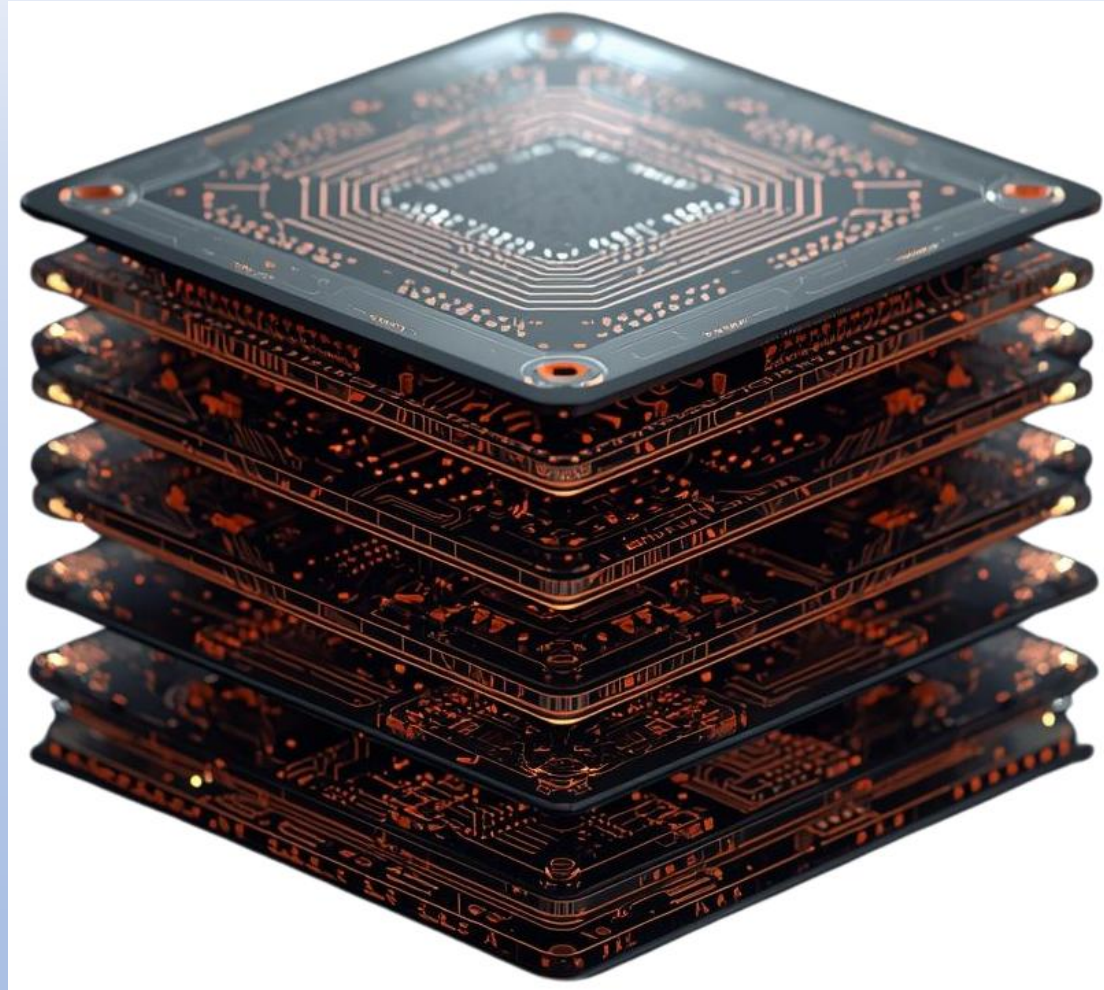
Vías: 727

Segmentos de pista: 6060

Redes: 655

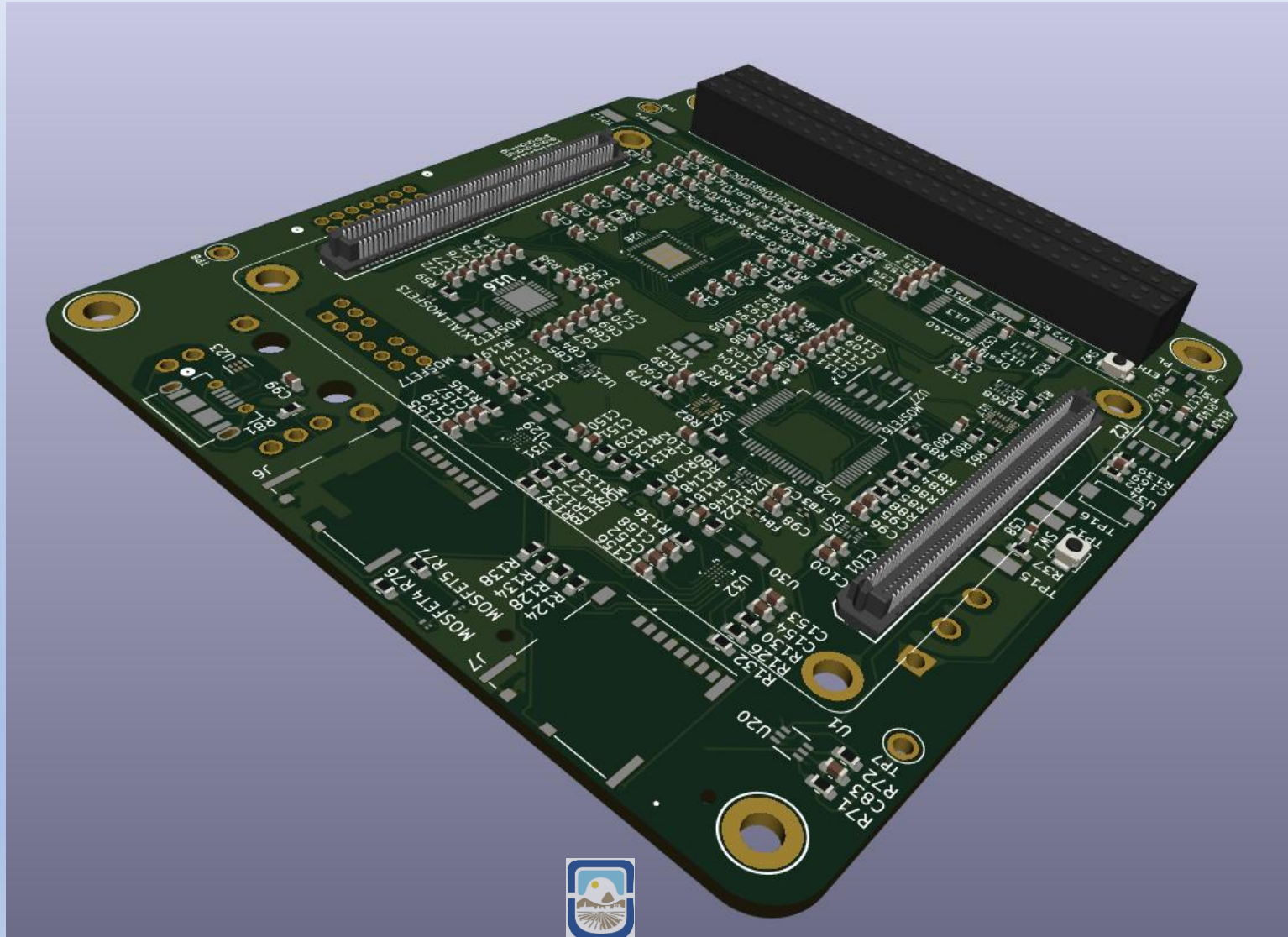
Capas: 8

Componentes: 423



Universidad Nacional de San Luis

Visualización 3D



Archivo Gerber



Éxito

[← Volver a cargar archivo](#) Se detectó una placa de capa 8 Tablero de 96.1 x 89.86 mm (3.78 x 3.54 pulgadas). [Visor Gerber](#)

Material base ? ☒ FR-4 ☐ Flexible ☐ Aluminio ☐ Base de cobre ☐ Rogers ☐ PTFE Teflón

Capas ? PCB de alta precisión [More ▼](#)

Dimensiones ? *

Cantidad ?

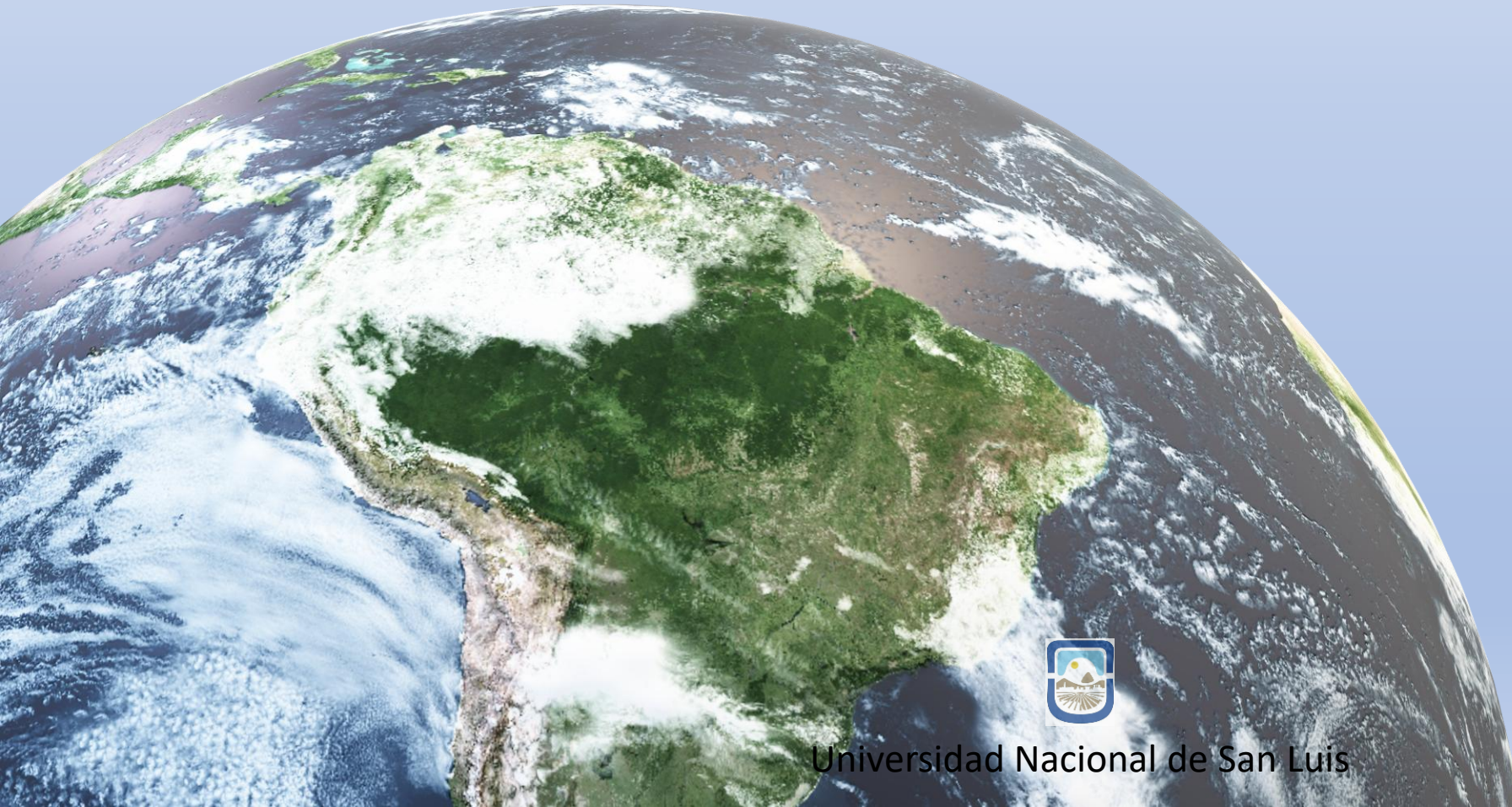
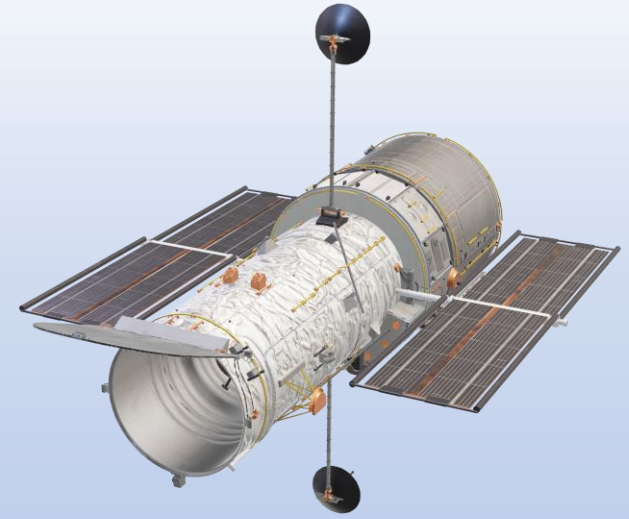
Tipo de producto ? ☐ Electrónica industrial/de consumo ☒ Aeroespacial ☐ Médica

La opción "Prueba Kelvin de 4 hilos" se selecciona automáticamente para garantizar la calidad de la placa para productos médicos y aeroespaciales.

×



Trabajos futuros



Universidad Nacional de San Luis

Conclusiones

Objetivos planteados en el Plan de Proyecto Final de carrera:

1. Definir y diseñar los componentes que serán parte del circuito de la placa Carrier. ✓
2. Realizar el diseño y los cálculos necesarios para las fuentes de alimentación de la placa. ✓
3. Definir las huellas de cada uno de los elementos del circuito. ✓
4. Determinar la ubicación y las conexiones de todos los elementos del circuito. ✓
5. Realizar el diseño del PCB de la placa Carrier. ✓



¿Preguntas?



¡Muchas gracias por su atención!



Universidad Nacional de San Luis

